

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

010402404 **Image available**
WPI Acc No: 1995-303717/199540
Related WPI Acc No: 2000-306068; 2002-238345
XRPX Acc No: N95-230735

**Resonant tag for article identification and surveillance - includes
several integrally joined layers deposited successively on removable
carrier film**

Patent Assignee: FLEXCON CO INC (FLEX-N)
Inventor: MCDONOUGH N D; PENNACE J R; MCDONOUGH N
Number of Countries: 022 Number of Patents: 009
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 670563	A1	19950906	EP 95850048	A	19950303	199540 B
JP 8063099	A	19960308	JP 9545938	A	19950306	199620
CN 1113332	A	19951213	CN 95103241	A	19950303	199738
US 5751256	A	19980512	US 94206865	A	19940304	199826
			US 95381086	A	19950131	
US 5902437	A	19990511	US 94206865	A	19940304	199926
			US 95381086	A	19950131	
			US 96610158	A	19960229	
US 5920290	A	19990706	US 94206865	A	19940304	199933
			US 95381086	A	19950131	
			US 97856023	A	19970514	
EP 670563	B1	20000809	EP 95850048	A	19950303	200039
			EP 2000101816	A	19950303	
DE 69518261	E	20000914	DE 618261	A	19950303	200053
			EP 95850048	A	19950303	
ES 2150540	T3	20001201	EP 95850048	A	19950303	200105

Priority Applications (No Type Date): US 95381086 A 19950131; US 94206865 A
19940304; US 96610158 A 19960229; US 97856023 A 19970514

Cited Patents: EP 340670; US 5059950; WO 9221113

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 670563	A1	E	15	G08B-013/24	

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU MC
NL PT SE

JP 8063099	A	12	G09F-003/00
------------	---	----	-------------

CN 1113332	A		G09F-003/02
------------	---	--	-------------

US 5751256	A		H01Q-001/36	CIP of application US 94206865
------------	---	--	-------------	--------------------------------

US 5902437	A		B32B-031/00	CIP of application US 94206865
------------	---	--	-------------	--------------------------------

Div ex application US 95381086

Div ex patent US 5751256

US 5920290	A		H01Q-001/36	CIP of application US 94206865
------------	---	--	-------------	--------------------------------

Cont of application US 95381086

EP 670563	B1	E	G08B-013/24	Related to application EP 2000101816
-----------	----	---	-------------	--------------------------------------

Related to patent EP 999532

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LT LU
MC NL PT SE SI

DE 69518261	E		G08B-013/24	Based on patent EP 670563
-------------	---	--	-------------	---------------------------

ES 2150540	T3		G08B-013/24	Based on patent EP 670563
------------	----	--	-------------	---------------------------

Abstract (Basic): EP 670563 A

The frangible label has several integrally joined layers deposited

successively on a removable carrier film. Two electrically conductive layers form an electrical circuit. A dielectric layer is disposed between the conductive layers. An adhesive layer is used to apply the label to the receiving surface.

The integrally joined layers including the electrical circuit are transferrable to the receiving surface and are otherwise inseparable from the carrier film without destruction of the electrical circuit. Pref., the adhesive layer is disposed as the first layer deposited so as to be positioned between the carrier film and the remaining layers.

USE/ADVANTAGE - Thin structure allows tag to be disguised, e.g. under conventional printed label. Uses minimum number of components. Responds to several frequencies.

Dwg.1/12

Title Terms: RESONANCE; TAG; ARTICLE; IDENTIFY; SURVEILLANCE; INTEGRAL; JOIN; LAYER; DEPOSIT; SUCCESSION; REMOVE; CARRY; FILM

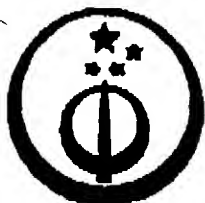
Derwent Class: P72; P73; P78; P85; U25; W05

International Patent Class (Main): B32B-031/00; G08B-013/24; G09F-003/00; G09F-003/02; H01Q-001/36

International Patent Class (Additional): B31D-001/02; B44C-001/16; G08B-013/14

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): U25-E02; U25-E05B; W05-B01A2B



[12] 发明专利申请公开说明书

[21]申请号 95103241.0

[51]Int.Cl⁶

[43]公开日 1995年12月13日

G09F 3/02

[27]申请日 95.3.3

[30]优先权

[32]94.3.4 [33]US[31]08/206865

[32]95.1.31 [33]US[31]08/381086

[71]申请人 弗莱康股份有限公司

地址 美国马萨诸塞州

[72]发明人 尼尔·D·麦克多诺

约翰·R·彭纳斯

[74]专利代理机构 上海专利商标事务所

代理人 张政权

说明书页数:

附图页数:

[54]发明名称 谐振识别标签及其制造方法

[57]摘要

一种易碎标签,包括依次淀积在可去除的载体膜上的构成一个整体的多层膜,多层膜中一层或多层是导电的,而且通过构图来确定电路。该标签可从载体膜移至容纳的表面,也可以是与载体膜不可分离的,而不会导致电路损坏的其它形式。在其它实施例中,标签包括用于把标签粘于基片的粘接层,以致包括电路的构成一个整体的多层膜可移至容纳表面,或者是与载体膜不可分离,而不会导致电路损坏的其它形式。

(BJ)第 1456 号

谐振识别标签及其制造方法

本发明涉及用于电子物品监视及识别系统的谐振识别标签。

传统的电子物品监视系统被广泛地用来有效地阻止从特定的监视区域未经许可而取走物品。在这种监视系统中,每个被监视的物品上均装有谐振识别标签,当物品通过监视区域时用来检测物品。监视区域通常包括一个在控制区域内产生的有预定频率的电磁场。识别标签在该电磁场的频率下或其它预定频率下产生谐振。该谐振频率被系统检测并发出警报,表明标签存在,因而,也就表明物品存在。为了使标签失效,可在谐振识别标签中感应强脉动电流,从而产生短路。

目前市售的谐振识别标签包括由介电层隔开的导电层。具体地讲,这种标签包括电路,该电路具有在其一侧设置有导电螺旋线的介电载体膜,例如可适当制成的金属箔,并由第一和第二导电区域在每个端终止。在介电载体膜的另一侧设置匹配导电区,以此构成一个电容器,从而,形成一个感性-容性调谐的谐振电路。也可以将电路制成使处于介电膜两侧的导电区之间直接电连接。

由于作为实际隔开并支承电路的导电元件的介电介质是较厚的膜。使标签厚度明显增加,又由于加了其他的膜或涂层来保护并稳定标签,标签的厚度进一步增厚,结果,标签的总厚度使得那些想将标签有效地隐藏起来,混过监视系统而将物品擅自取走的人难

于达到目的。

对于识别系统,传统的方法通常涉及对设在接受标签的标记上的条型码(UPC)进行自动读出。但是,这种条型码系统存在缺点,它需要装有标签的物品和条型码本身定位,以便读取或检测光束能适当地读出条型码信息。如果待识别的物品还要分类,以及物品在轮廓和定位上是杂乱的话,这种问题将更为严重。

因此,本发明的目的在于提供一种由薄涂层构成的谐振识别标签,以致识别标签可以隐藏,例如藏在通常的印刷标签之下。

本发明的另一目的在于提供一种谐振识别标签及其制造方法,采用最薄的元件,并能从在识别标签制造过程中使用的初始膜上分离开。

本发明的又一目的在于提供一种能响应于多个频率的谐振识别标签。

本发明的进一步目的在于提供一种谐振识别标签,无论标签的取向如何,均可提供适当的电子识别信息。

本发明的再一个目的在于提供一种薄的、易碎的谐振识别标签,其实质上需要一种设于其上的基膜或基片物体,以便保持适用的结构。

因此,本发明提供一种易碎的标签,包括多个依次淀积在可去除的载体膜之上的构成一体的多层的膜层。多层膜中的一层或多层是导电的并构形确定一个电路。该标签可从载体移至容纳表面,也可以是与载体膜不可分离的,而不会使电路损坏的其他形式。在另一实施例中,标签包括把标签加到容纳表面的粘接层,以致包括电路的构成为一个整体的多层膜层,可移至容纳表面,或者是可与

载体膜不分离,而损坏电路的其他形式。

通过对导电材料、介电涂层和粘接剂的适当选择,可使本发明的谐振识别标签设计成,使得原始标签包装容易地重复利用。这与传统的标签不同,传统标签采用膜如聚乙烯和导电层如铝箔 膜和箔的混合物与其它包装材料一起使用,使得任何重复利用包装的尝试都变得非常困难。此外,本发明的易转移的电路,可以设置成与现存标签组合,也可设置成为现存标签的另外部分,而不会妨碍包装上必需的信息,或者严重改变包装的美观。在已确定包装成本和环境耐受性的条件下,美观选择就不是一个普通的问题。而且,由于薄的构件结构,本发明具有易于隐蔽的优点,并且可置于可变形的包装或容器内。

根据本发明的另一实施例,提供了一种谐振识别标签及其制造方法,包括给第一介电层上加的第一导电图形,至少粘接于第一导电图形的介电涂层,粘接于介电涂后的第二导电图形,至少加在第二导电图形上的第二介电层。根据本发明的一个实施例,第一介电层是可分离的载体膜,第二介电层是粘接层。粘接剂可加到基片上,而且其剥脱力大于从标签结构其余部分分离载体膜所需的力。

根据本发明的又一实施例,第三导电图形粘接于第二介电层上,以使第二和第三导电图形构成第二频率调谐的天线电路。按另一方案,另外的导电图形和介电涂层分别交替地以叠层结构粘接于第二介电层上,从而构成多个附加的频率调谐的天线电路。

在其它实施例中,多个结构相同的天线电路,以平面结构构置在靠近第一频率调谐的天线电路的第一介电层部位上,从而构成多个附加的频率调谐的天线电路。

图1是本发明的谐振识别标签的分解透视图；

图2是谐振识别标签的局部剖面图，其中位于介电层相对两侧上的天线图形相互电感性地耦合；

图3是谐振识别标签的剖面图，其中天线图形相互直接电接触；

图4是本发明的谐振识别标签的另一实施例的透视图；

图5是本发明的谐振识别标签的另一实施例透视图，其中以叠层结构设置天线电路；

图6是本发明的谐振识别标签的另一实施例的平面图，其中以相邻设置的平面结构设置天线电路；

图7-11是本发明的谐振识别标签的另一实施例的剖面图；

图12A和12B 分别是本发明的薄膜可转移电路的另一实施例的透视图和剖面图。

参看图1-3,其中为了说明,标签部件的厚度尺寸已放大,说明了谐振识别标签10及其制造工艺。开始,设置载体膜12,用作标签结构的稳定基底。作为举例,载体膜可以是下列任一个:优选厚度为2.0密耳的聚丙烯,优选厚度为0.50至1.5密耳的聚酯,优选厚度为2.5密耳的聚乙烯,优选厚度在2.0至5.0密耳的PVC,或者优选厚度为1.4至6密耳的普通级。正如以下更详细说明的,载体膜保持作为标签结构的部分,并制成可容纳标记,或者如优选实施例中,当把标签粘结于基片上时除去载体膜。

载体膜12包括表面14,标签结构形成于该表面上。表面14最好制成低表面能量膜,例如聚丙烯,该膜固有的表面张力使其可分离或成为粘附力差的表面。而且,膜12也可设置断裂或者可分离涂层。谐振识别标签的特殊应用,以及底层载体膜的类型,通常决定了哪

种断裂涂层可以使用。在需要热交换的情况下,这种应用的例子是这样一种情况,当温度高至足以使再次热粘接的粘结剂软化时,断裂涂层或传热树脂不会熔化。这种条件将限制所使用的树脂类型。此外,如果使用聚酯载体膜,可能需要在对着导热涂层的聚酯一侧上设置可分离层,确定分裂涂层的类似的例子包括需要提高防潮层特性和其它环境/产口的耐受性要求。此外,可以发现,膜12不必具有可分离表面、断裂涂层等,因而适于永久使用附加在膜上的后续层。

优先采用的可分离层是硅氧烷,或是纯硅氧烷或是丙烯酸改性的硅氧烷。可以改成用真的断裂涂层,即把涂层设计成具有优良的粘着强度,涂层上的膜层是导热的。

上述的载体膜12和任选的断裂涂层最好是柔性的。因此,在谐振识别标签10的制造中该部件将是有效的,可以实现用连续卷带工艺,制造一系列标签,正如已有技术所熟知的。

在表面14上设置第一导电图形16,例如导电板。采用选择金属化工艺制成图形16,最好是在标签幅度内的特定位置上进行导电材料的套准淀积。例如,加导电浆料或无电极金属化淀积。导电浆料涂层产生的厚度范围在0.05至0.5密耳,而无电极淀积在0.001至0.1密耳。该领域的技术人员可以发现,这里所说的任何导电图形可以是金属的,或者是导电的非金属,如以碳或硅为基的导体。

设置导电图形的另一种示范工艺是真空淀积金属如铝或银,采用具有套准孔的连续掩膜带,使气化的金属通过并凝结在载体膜卷带上。另一种形成导电图形的方法包括在整个载体膜表面金属化,随后对载体膜进行选择地去金属化处理,从而得到所需图形。可以

发现,真空金属化淀积的厚度为 3.0×10^{-4} 密耳至 6.0×10^{-3} 密耳的数量级,或大致为75至1500Å。

制造导电图形的另一方法包括设置连续的导电层,然后化学蚀刻、激光切割或电弧切割来形成所需图形。连续导电层产生于真空金属化淀积、溅射淀积(25至1200埃),等离子淀积(50至10000埃)或者传统的金属转移技术。

接着,至少在第一导电图形16上设置介电涂层18。可根据期望的谐振识别标签10的总尺寸,在载体膜12上由介电涂层18覆盖导电图形。提供介电涂层的优选方法是在特定区域选择印制介电材料。介电材料可由任何数种的市售的聚合材料组成,例如丙烯酸、聚酯、聚氨酯、硅氧烷等。该涂层的优选厚度范围在0.025至1.2密耳。

在介电涂层上设置第二导电图形,它包括导体板20和螺旋天线图形21。导电图形16和20与螺旋天线图形21一起构成在期望的频率下谐振的感性调谐的电容电路。按与第一导体16类似的工艺在介电涂层18上制成导体20和螺旋图形21。

根据本发明的另一实施例,第一和第二导体16、20既可通过介电涂层18感性地耦合,也可在电介质18上制成适于在两导体之间直接电气连接的气隙或通孔19。

现在参见图4,这里展示了谐振识别标签30的又一实施例,包括载体膜12和断裂涂层14,其上具有两个导电板16a、16b,或者连续的单个导体。然后介电涂层18至少加到导电板16a、16b上,在其另一侧,设置包括导电板20a、20b和螺旋天线图形21的导电图形,由此制成电感性-电容性电路。这种构形是又一种产生适当电容来供给期望的谐振频率的方法。

再返回参看图1-3,粘接层22 至少加到第二导电天线图形上。粘接层是通常的压力敏感的或者热激活的粘接层,优选厚度为0.1至1.0密耳。使用粘接剂把谐振识别标签10粘合于需要贴标签的特定基片上。介电涂层也可单独设置,也可与起介电作用的粘接层22一起设置。

该领域的普通技术人员可以看到,上述谐振识别标签也可以构成另一种形式,它是由已用作电介质的介电涂层开始,而不是从载体膜12开始。即,为了适合构成,将加在粘接层22 顶上的载体膜移到粘接标签的底边,使粘接层22处于最接近标签毛坯上的粘接位置。而且,可以在标签毛坯上自行构成天线电路。

上述谐振识别标签10可进行玻璃的等离子淀积,以使导电图形和介电涂层被玻璃层包封,从而改善标签的介电强度和/ 或对整体环境的耐受性。在这种情况下,在设置粘接层22之前,玻璃涂层可加于断裂层的顶部,使其位于第一导电图形之下、第二导电图形之上。玻璃涂层厚度范围可在60至5000埃。

在使用时,用粘接系统22把谐振识别标签10粘合于所需的基片。之后,从标签结构上除去载体膜12和断裂涂层13。粘接系统22的剥离力最好大于从第一天线图形上分离载体膜所需的力。因此,用于基片上的谐振识别标签10不包括作为标签结构的一部分的膜。如上所述,也可改用薄导电层和介电涂层的组合。在标签结构中载体膜这部分,仅在标签用于选定的基片之前,用于对标签部件提供初始支承。

谐振识别标签在使用中的总厚度仅是传统的谐振识别标签的几分之一。除去粘接剂之外,本发明的标签厚度优选在0.5 密耳

(1.0×10^{-4} 英寸)至1.2密耳(1.2×10^{-3} 英寸), 粘接剂可使标签易于加到各种基片上。因此, 标签也可以更容易地隐藏在其它图形式标签后边。而且, 本发明的谐振识别标签的薄的、易碎的特性, 可获得篡改标签的证据及不可转移的标签。使用上述薄层结构的优点之一是各层能精确地相互对准及精确与膜上特定位置对准, 允许在之前或随后使标签结构的各层中有间隔。

本发明的另一实施例包括使用载体膜12 作为谐振识别标签10结构的永久部分。为了达到此目的, 可用粘接涂层或其它表面处理或制备, 来取代表面14或可任选的断裂涂层。在此结构中, 载体膜12的外侧表面可用作标签面来容纳标记, 还可起隐藏下层电路的作用。

谐振识别标签40的又一实施例如图5所示, 其中第一天线图形46设置于载体膜42的表面44上。可以看到, 基层可以由自身或与载体膜一起包含介质涂层。在第一天线图形46上, 设置包括带有通孔49的第一介电涂层48和导电板50的顺序各层, 从而构成具有第一预定频率的第一调谐天线电路52。之后, 在导电板50上设置带有通孔55的第二介电涂层54和第二天线图形56的依次各层, 从而构成具有第二预定频率的第二调谐天线电路58。

因此, 谐振识别标签40可工作于两个不同频率。作为本实施例的另一方案, 可在标签结构上设置导电板和天线图形之间的具有介电涂层的交替各层, 由此使谐振识别标签对应于多个频率工作。可以看到, 通过改变导电图形或介电层中任何一层的尺寸和/或厚度, 可以改变调谐频率。

参看图6, 这里展示了谐振识别标签60的又一实施例, 标签60以

平面方式构成,例如按图示的行,包括相邻设置的调谐天线电路62a、62b至62n。按图1所示标签结构制成每个天线电路。对于制造图5所示叠层结构的标签,能响应多个频率的谐振识别标签40,标签60的平面结构提供了极为廉价的工艺。另外,相邻制成的结构或迭层结构可以由单一频率来激励,并发射多个尽可能不同的频率。

谐振识别标签40和60均可用于识别及监视系统。例如,谐振识别标签可用十个不同频率调谐的天线构成,用于暴露于多重频率发生源,理论上具有与十个天线中的每一个对应的十个频率。工作时,天线中的预定一个在构成过程中(如选择地除去金属化层等)或在使用前(如破坏性频率场、机械干扰等)被选择地失效。

对于具有十个天线电路的谐振识别标签,当不考虑所有电路均被失效而不产生谐振的组合时,存在1023个分立的调谐天线响应组合。因此,对应N个天线电路,存在 2^N-1 个分立的工作响应。这种标签结构的使用是适宜的,例如带有标签的物品在分类处理中是随意取向的。与条型码(UPC)不同,根据本发明的谐振识别标签提供的频率响应与取向无关。

现在参看图7,这里展示了根据本发明的薄的可转移谐振识别标签70的另一实施例。该谐振识别标签70包括载体膜71,其一个表面上设有布图的断裂涂层72。然后第一导电层73加于膜71和分离层图形72的整个表面上。采用上述任何一种传统涂覆技术形成导电层73。之后在导电层73上加介电涂层74,并以间隙或孔75与导电层73预定部件对准。在包括以孔75对准的区域在内的整个介电涂层上加第二导电层76。因此,该孔适于第一与第二导电层之间的连接,因而构成了谐振电路的结构。最后,在第二导电层76上覆盖粘

接层77。

也可以采用对准方式设置粘接层,从而仅覆盖那些在布图的分离涂层72的顶部构成的标签部位。在两种结构中,通过把粘接层77贴于期望的容纳表面,随后去除载体膜,形成谐振识别标签70的电路。只有这些覆盖布图的分离涂层的区域才是转移至容纳表面的区域,这是因为在优选实施例中,粘接剂的剥离力大于从结构剩余部分分离载体膜所需的力。当剩余层部分未从载体膜71分离时,它们被从容纳表面撕开。

因此,该谐振识别标签70具有易碎结构,并包括至少两个被制成图形从而确定电路的导电层。该标签可从载体膜移至容纳表面,或者是不能与载体膜分离,并不会导致损坏谐振识别电路的其它形式的标签。

图8和9分别展示了根据本发明的谐振识别标签80和90 的其它实施例。谐振识别标签80包括具有至少一个可分离表面82 的载体膜81,该表面上设置有连续的导电层83。使导电层83选择地除去金属化层,留下间隙84,以便提供谐振电路构形。可以看到,通过可分离表面82的已构图的金属化涂层,或者其它传统的金属化构图技术,例如金属箔的蚀刻等,也可以提供已构图的导电层。之后,以对准方式加介电涂层85,以便使介电层仅覆盖在已构图的导电层83上。介电涂层85还对准孔86,以供电路形成之用。

然后,把第二连续的导电层87加于该结构,并覆盖包括通过孔86连接至第一导电层83的所有表面。最后,以对准方式把已布图的粘接层88加于那些将移至期望的容纳表面的区域。再次,只有那些位于粘接图形之下的层将移至容纳表面,由此构成谐振识别标签的电

路

图9展示了类似构型的谐振识别标签90,它包括带有分离表面92的载体膜91,在分离表面92上首先加有第一导电图形93。在带有对准孔95的导电图形93上加有已布图的介电涂层94。然后,加第二对准的导电图形96,以覆盖介电涂层。通过对准孔95,形成第一和第二导电图形之间的连接。最后,加连续粘接层97以覆盖标签结构的整个表面。

图10展示了作为本发明又一实施例的谐振识别标签100。该谐振识别标签100包括具有分离面102的载体膜101,分离面上加有连续的粘接层103。该粘接层最好是压力敏感类的。以传统的对准技术或者连续涂层的除去层金属化层,在粘接层上加第一导电图形104。再加介电涂层105,以覆盖粘接层和导电图形104,并包括用于与顺序的多层导电层电连接的对准孔106。之后,在该结构上加连续的第二导电层107,其中一部分通过介电层中的对准孔106与导电图形104连接。可选择地加第二粘接层108,以覆盖整个标签结构。

谐振识别标签100特别适用于这样的场合,其中容纳表面包含其自己的粘接涂层,例如预先涂敷在压力敏感层的标签背面。在此构型中,基片标签后背上的粘结剂,在从载体膜101上除去谐振识别标签100的电路结构时,起粘合力作用。谐振识别标签构成的转移,使粘接层103将朝向与基片标签上的粘接剂相同的方向。因此,这种结构适合于更完全地对标签背面的粘接覆盖,并随后将基片标签和谐振识别标签两者完全粘接复盖到第二容纳表面。

在谐振识别标签100的结构中使用任意选择的第二粘接层108,对于应用于以下情形是有效的,即容纳表面不包括粘接涂层,又在

标签100转移后,使粘接层103露出,以便将来粘接到任何期望的中间容纳表面。此外,根据使用环境的严格程度,可能还要在第二导电层107上,或者在粘接层102与剩下的电路结构之间,覆盖介电涂层,以便更进一步提高结构的整体性,和/或对苛刻环境的防护(热的、冲撞、潮湿、化学的等)。

图11展示了根据本发明的另一实施例的谐振识别标签110。谐振识别标签110包括载体膜111,其一个表面上加有连续的分层涂层112。采用选择金属化或者使用导电浆料,在分离涂层112上加连续的第一导电层113。在导电层113上加带有对准孔115的介电层114。然后在介电层上加连续的第二导电层116,并借助对准孔115与第一导电层113连接。之后,在第二导电层上选择地加粘接图形117。在使用谐振识别标签110时,分离涂层112将由按粘接剂确定的图形中从载体膜111上分离。因此,只有位于粘接剂之下的那些层被转移至期望的容纳表面。

尽管以上说明的本发明是以多层结构来形成谐振识别标签,本领域的技术人员可以看到,同样的构造技术可以用于形成单层谐振标签,或者形成除感性·容性谐振电路之外的结构。例如,该结构可包括,除了用于谐振标签系统之外的,构成电阻特性或电容特性的单一的导电层。上述制造技术所提供的薄的可转换电路系统,可用于几乎任何一种电路构成中。

图12A和12B展示薄的可转移电路系统120的示意性实例。如图12A所示,电路系统120包括具有分离表面或断裂涂层122的载体膜121。如图12B所示,构成期望电路的导电图形123加于分离表面122上。以对准方式加介电层126,从而,使用孔127使导电图形中间作

电路连接点124的那些部位露出。也可以用粘接层来代替结构中的介电层126。

因此,电路系统120具有易碎结构,并包括一个已构成图形的用于确定电路的导电层。该标签可从载体膜移至容纳表面,也可以是与载体膜不可分离的并不会导致谐振识别电路损坏的其它形式。

这种电路系统的优点是结构简单,仅有一个导电层或图形,有在整个电路设计中容易对准于稳定位置的容易转移的导电结构。采用多层可以设计更复杂的系统,通过前述的层面的叠置,在每层中可包括选择的电容、电阻或其它这类电路元件。

以上对本发明做了说明,但发明并不限于此。对于该领域的技术人员来说,在本发明的精神和实质的范围内,可对所述实施例做出各种变化,本发明的范围应仅由权利要求书及其等同物来确定。

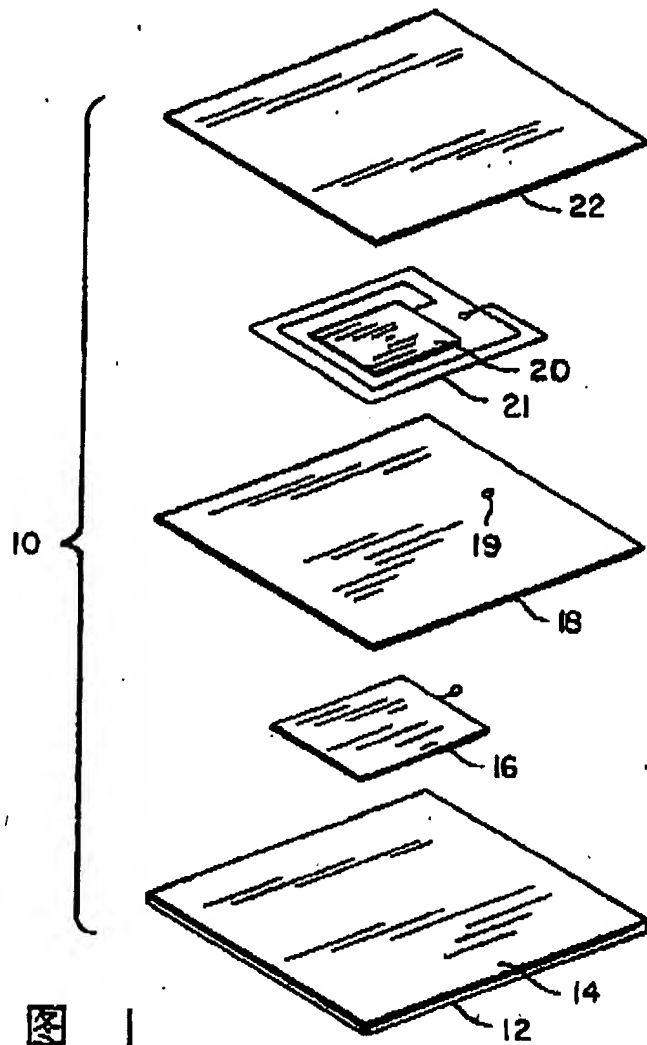


图 1

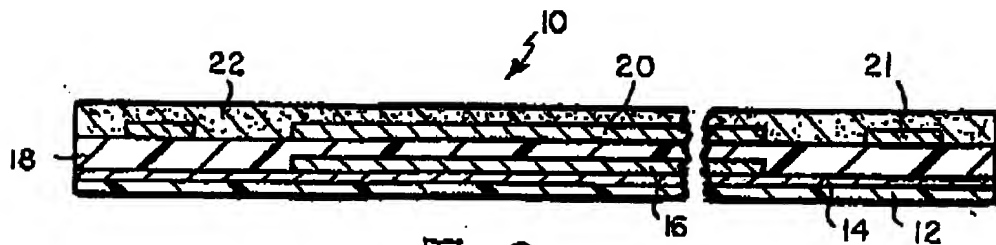


图 2

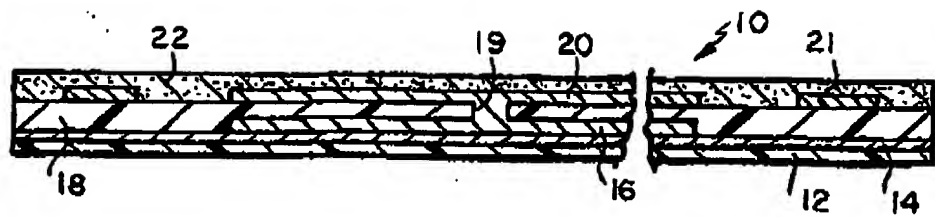


图 3

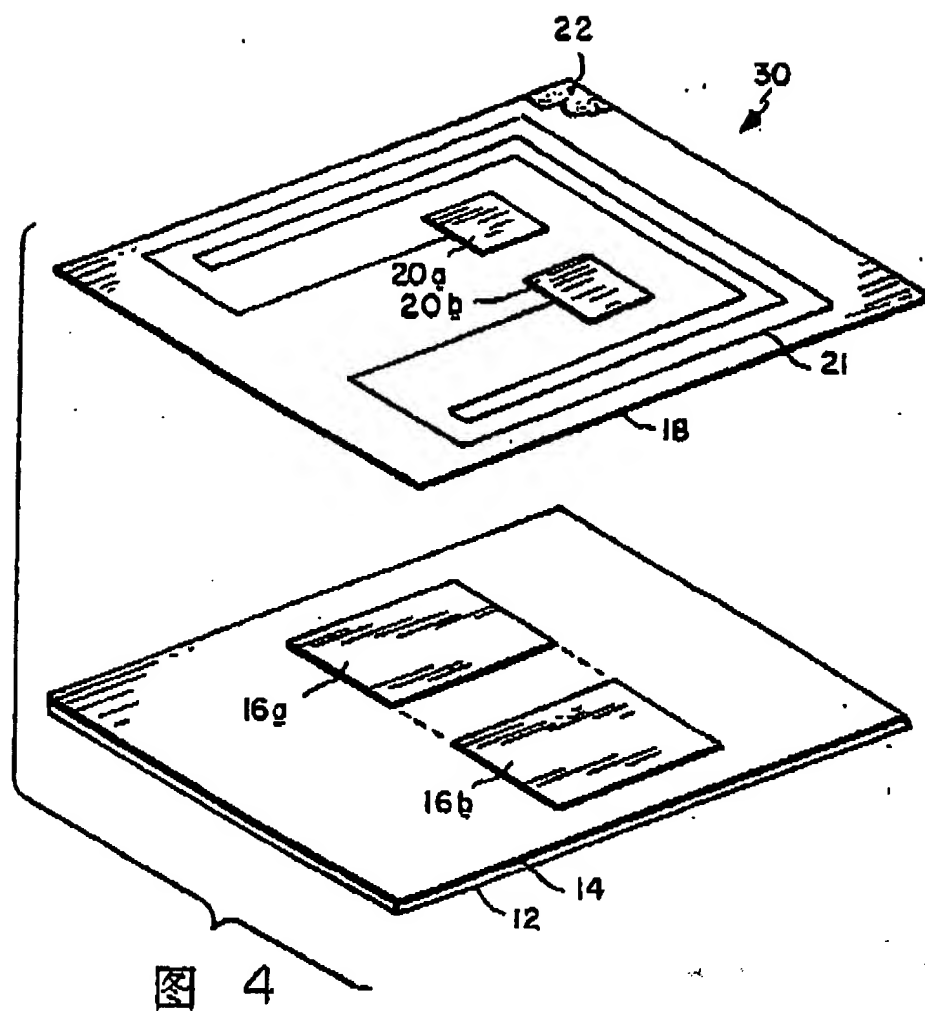


图 4

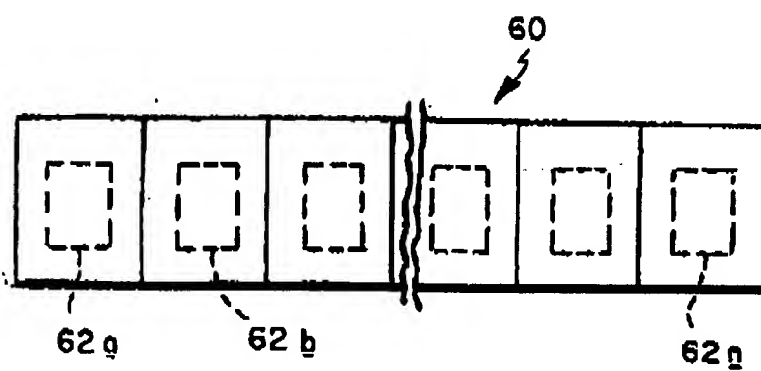
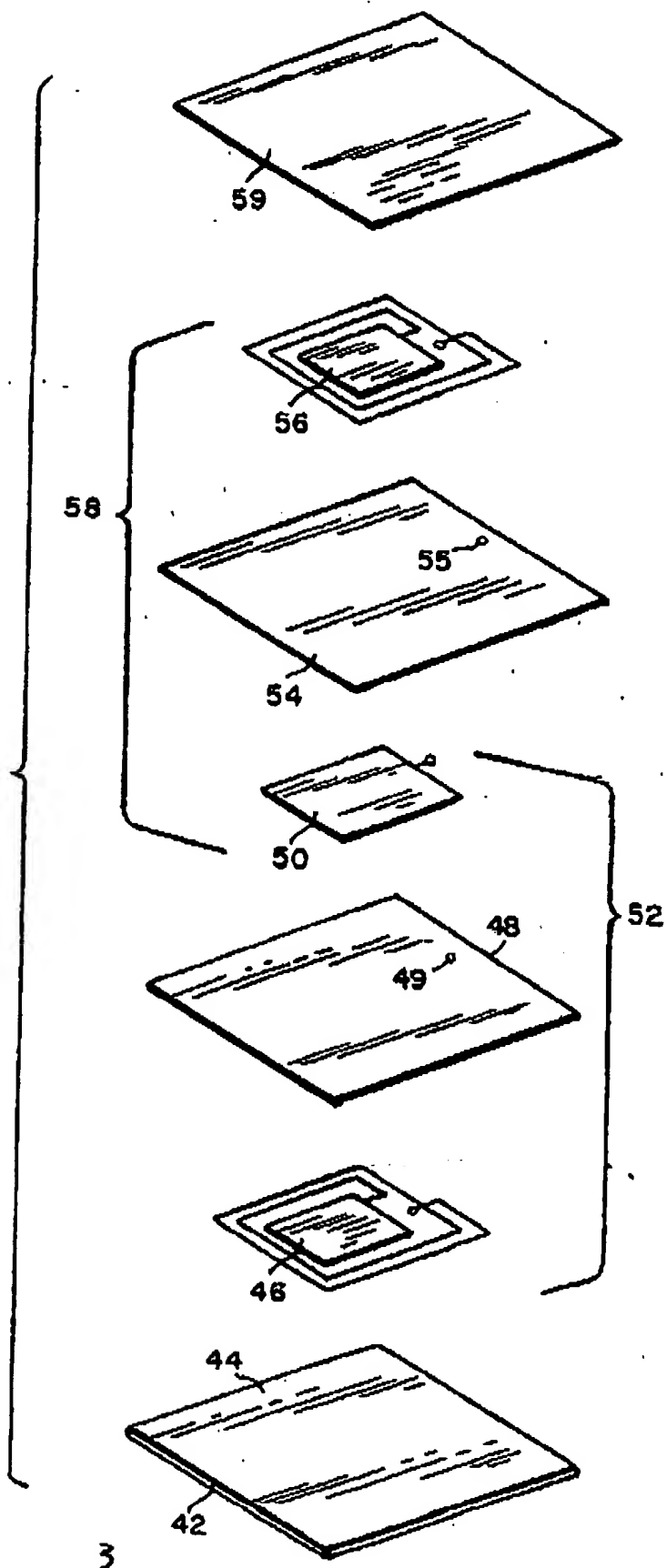


图 6

图 5



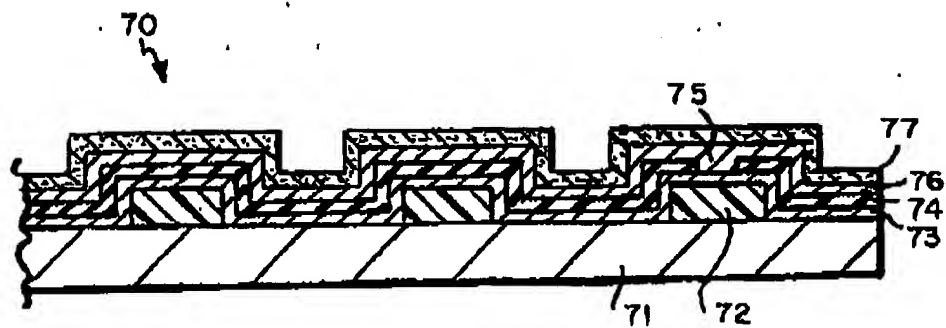


图 7

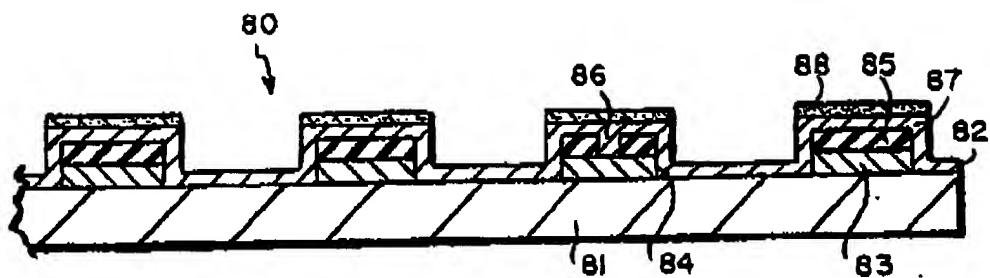


图 8

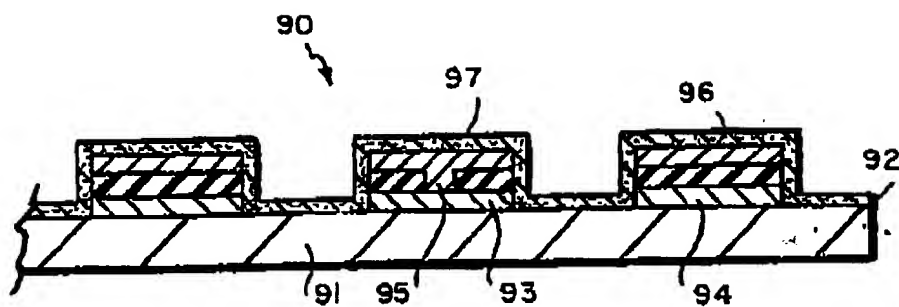


图 9

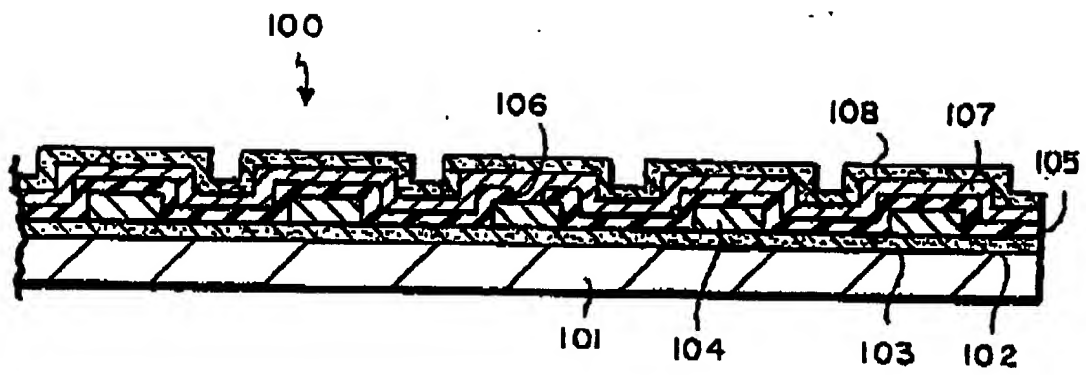


图 10

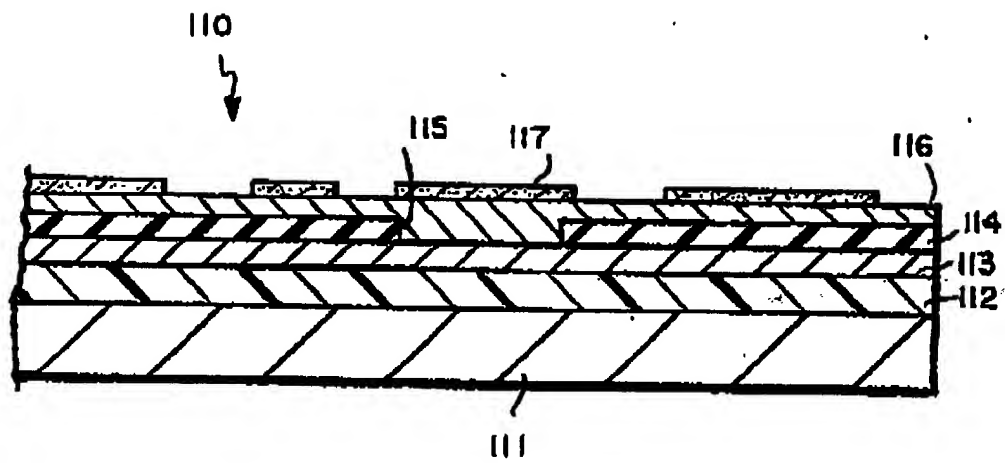


图 11

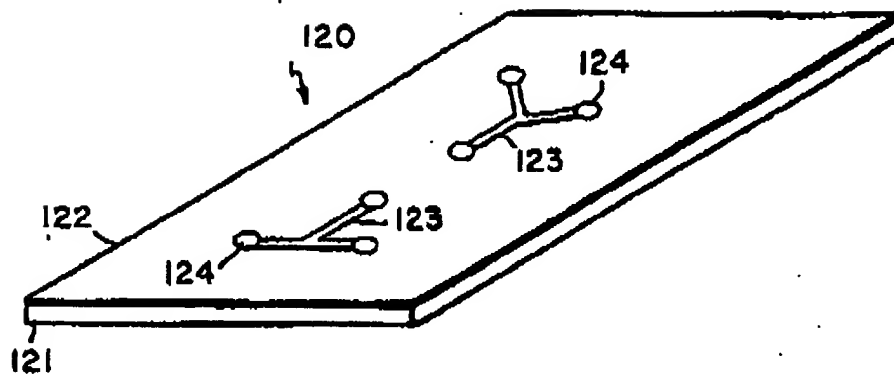


图 12A

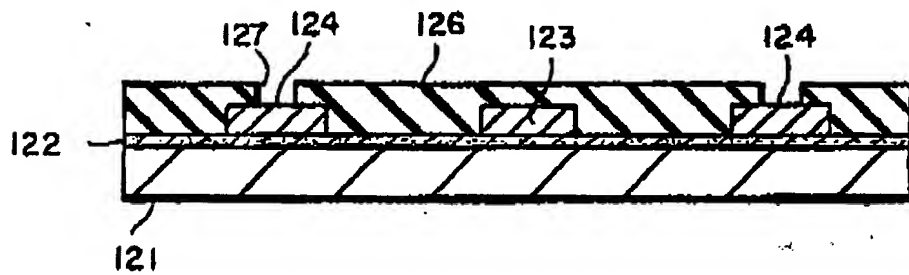


图 12B